

半導体通信講座テキスト

総合講座名 半導体総合コース

本講座名 半導体の性質とデバイス

本講座期間 2023年 5月8日～5月19日 (全12日)

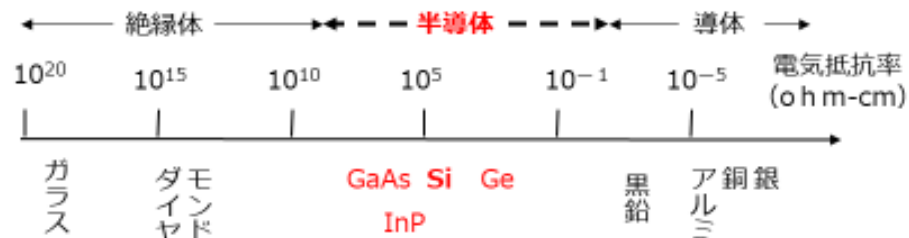
講師名 石谷彰康

サクセスインターナショナル株式会社

無断転載禁止

第1章 半導体とは？

1. 1 半導体・導体・絶縁体



固体物質は、電気抵抗の観点からは、導体、絶縁体、半導体に3分類される。

- 導体 (Conductor)
銅やアルミニウムのように電気を良く通すもの
一般に金属は導体
- 絶縁体 (Insulator)
ゴムやセラミックのように電気を通さないもの
- 半導体 (Semiconductor)
導体と絶縁体の中間の性質を持つ
電気抵抗率は $10^{-3} \sim 10^7$ ohm-cm 程度の範囲

固体を電気の通り易さから分類すると、非常に電気を通し易い導体、電気を殆ど通さない絶縁体、その中間にある半導体に3分類する事が出来る。

電気の通り易さとして、電気抵抗率が使われる。単位はohm-cm (又は Ω cm)で表される。

半導体が、導体、絶縁体と大きく異なるのは、電気抵抗率がその不純物濃度及び温度により大きく変化する事である。

上のグラフで、半導体は不純物の少ない場合の室温における例である。不純物を導入する事により、電気抵抗率が数桁低下する。

[ここに入力]

半導体デバイスの用途

[ここに入力]

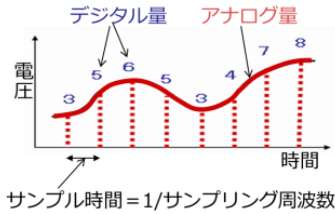


図 7.2.2-1 ADCとDSP、DAC

7.2.3 クロック

現在のデジタル回路はほとんどが同期式 (Synchronous) と呼ばれる方式を採用している。図 7.2.3-1 に示すようにデジタル回路はチップ全体あるいは機能ブロック毎に通一のクロック信号(CK)でタイミング制御され、一般的にはクロック波の立ち上がりエッジでの各状態の値で 1 か 0 を判定する約束になっている。

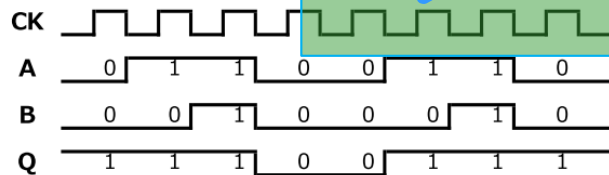


図 7.2.3-1 デジタル波形

図 7.2.3-1 の場合では各信号値 A、B、Q はクロックの立ち上りエッジで値を読み、立ち下りで出力する。これはクロックの立ち上りで各状態が安定していて欲しいからである。波形を図中に示したような 0、1 の状態と解釈する。これが同期式の約束事である。

[ここに入力]

半導体デバイスの用途

[ここに入力]

(図 8.2.5-2)。これは、1 ボード (複数 TPU のユニット) で 1 Exa (10^{18}) FLOPS 以上。ノート PC で千万台分の処理性能に相当し、これまではカスタム設計のスーパーコンピュータでしか達成できなかった性能である。

Nvidia/GPU と Google/TPU の違いを

で簡単に説明する。Nvidia (左図) は基本演算ユニットが $4 \times 4 \times 4 (=64)$ 3次元演算アレイとして働く。これを多段に接続して大規模並列積和演算を行う。左図は左側から一つの 4×4 行列、右側からもう一方の 4×4 行列が掛け合わされる状態と理解すればよい。右図の Google は $256 \times 256 (=65536)$ が基本単位なのでかなり大きい。Google の方は小さな問題に対しては演算器の利用効率が落ちるようだ。

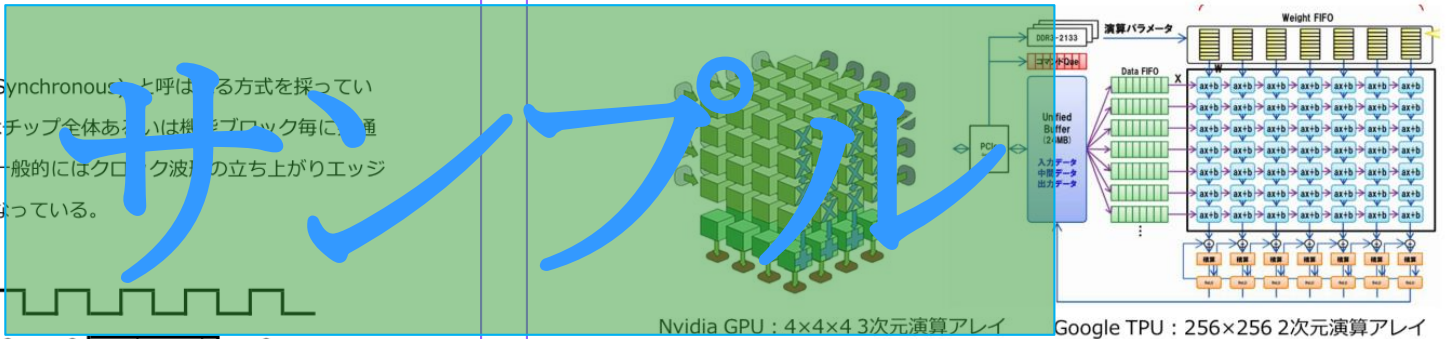


図 8.2.5-3 Nvidia/GPU と Google/TPU

AI プロセッサに求められるポイントは

- ・ 超並列計算
- ・ 高速メモリアクセス
- ・ 低消費電力
- ・ ビット数は少な目で OK 8/16[b]程度

という事で、HPC(High Performance Computing)では必須の 64[b]は必要ない。

サムソン (Samsung) は PIM (Processor In Memory) という考え方で、AI 向けプロ

蛇口をひねると水が出ます

MOSなんて、水道の蛇口をひねるようなもの

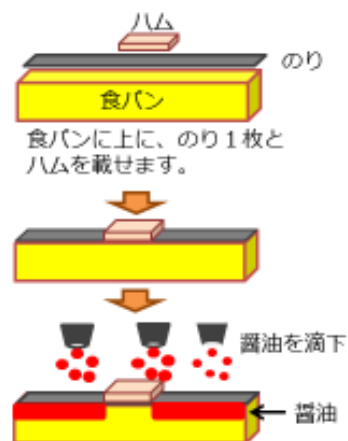
MOSの動作は下図のように水源 (Source) から吸い込み口 (Drain) への水流を、水門 (Gate) で制御して水道と同じです。ゲート電極に電圧を掛けるかどうかで、ソースからドレインへ流れる電流のONかOFFが決まります。MOSの電極の名前も、水流の名称から取ったものです。

電気も水も流れるものだから、同じ扱いができるんだ

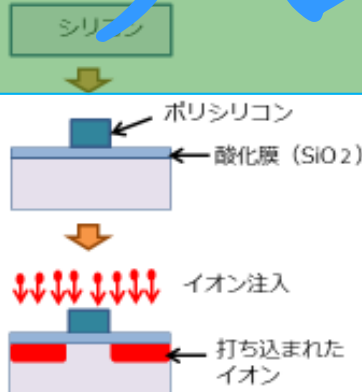


簡単！ MOSなんて簡単に作れます！？！

MOSトランジスタを作るのは、食パンに醤油を染み込ませるようなもの。



上から醤油を垂らすと、ハムの下には醤油は染み込まず、ハムの両サイドに醤油が染み込みます。



MOSトランジスタのお料理法も食パンと同じです。ただし、食べられません

CMOSLSIのプロセスフローを断面図で

まず最初の概略の断面図を頭に入れておきましょう

FEP (Front End Process)

- 1) ウエファ準備 Si単結晶
- 2) STI (Shallow Trench Isolation)
- 3) Well形成
- 4) Gate酸化& Gate電極
- 5) ドレイン形成

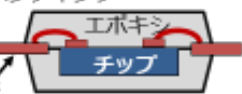
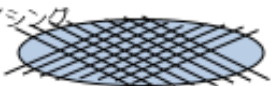
BEP (Back End Process)

- 6) S/D Contact
- 7) 多層配線



パッケージ・測定

- 8) ダイシング
- 9) ワイヤボンディング
- 10) 封止
- 11) 検査
- 外部リード



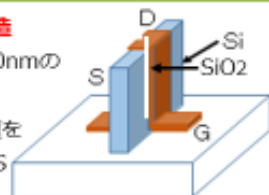
MOSなんて簡単、ではないのです。

シリコン結晶の上面に、平面MOS (2次元MOS) を並べたのはもう古い。現在の工場で大規模生産されているCMOSLSIの構造は下図のように、Siを壁のように立てた構造のFinFETです。従って、FinFETを勉強しなければなりません。ただし、どんな入門書でも、FinFETではなく2次元MOSを解説しているのは、これが全ての半導体生産の基礎になっているからです。従って、本テキストでは、2次元MOSを中心に取り上げます。FinFETは、Appendixで解説します。

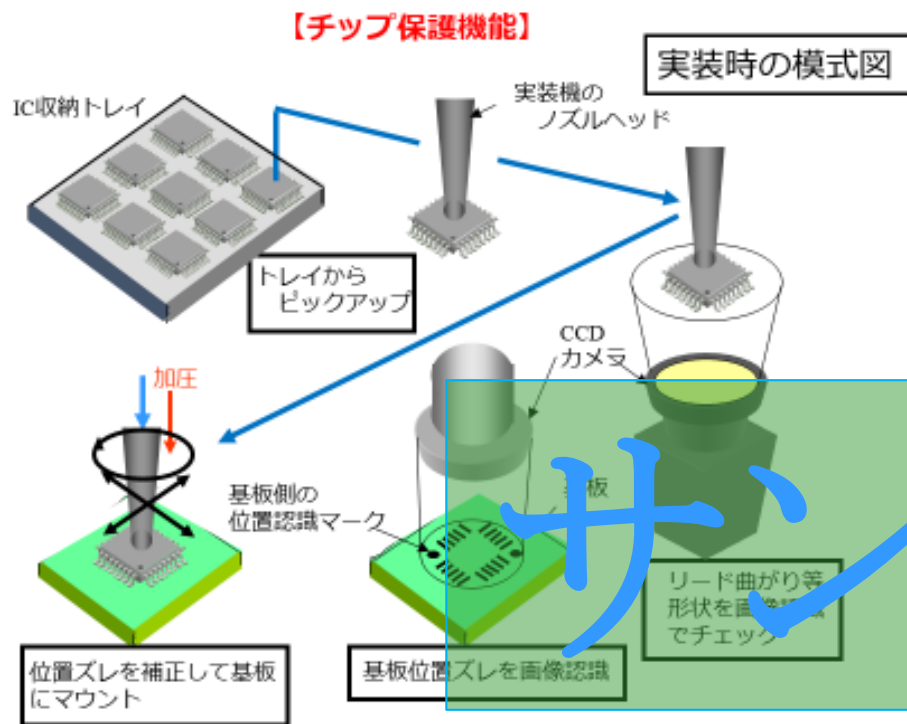
LSIの微細化が、20nm以前は平面上の2次元MOSでしたが、数年前から20nm以降の微細化MOSになり、全てFinFET構造が採用されています。

FinFET構造

高さ30~50nmのSiの両側にゲート電極を設けたMOS構造です。



2-3. 半導体チップをハンドリングできる形にする。

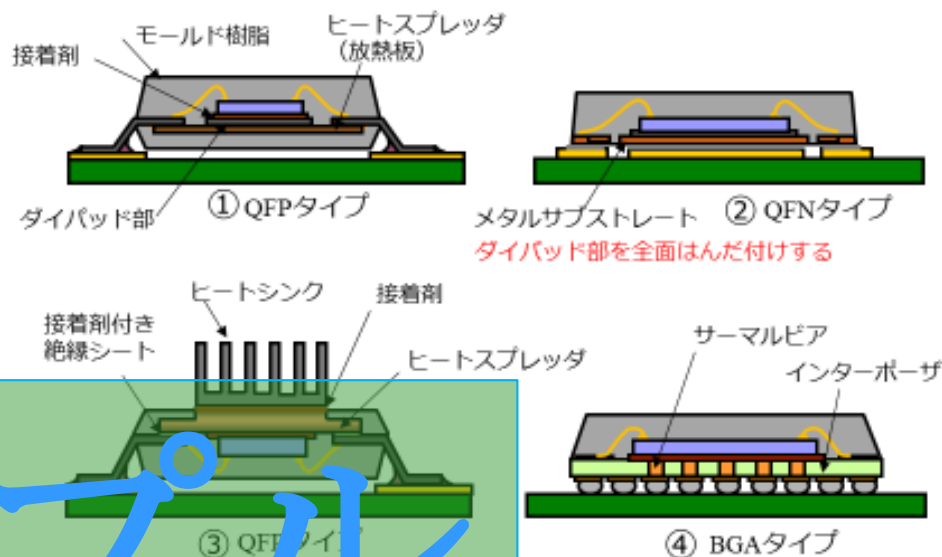


上図は完成した半導体デバイス（パッケージ）を自動実装機にてプリント配線板に実装する際の模式図だが（詳細は「実装技術」編で解説する）、半導体デバイスはその物、単体だけでは機能せず、複数の半導体デバイス、コンデンサ、抵抗など電子回路を構成する電子部品をプリント配線板（実装基板）に多数実装してお互いを電気導通させ、電子回路システムを構成する。このように半導体デバイスの流通時および実装時などのハンドリングの際に、半導体チップを機械的衝撃などから保護する機能をパッケージに求められている。

このパッケージの機能を「チップ保護機能」といわれている。

チップ放熱機能を高めたパッケージ

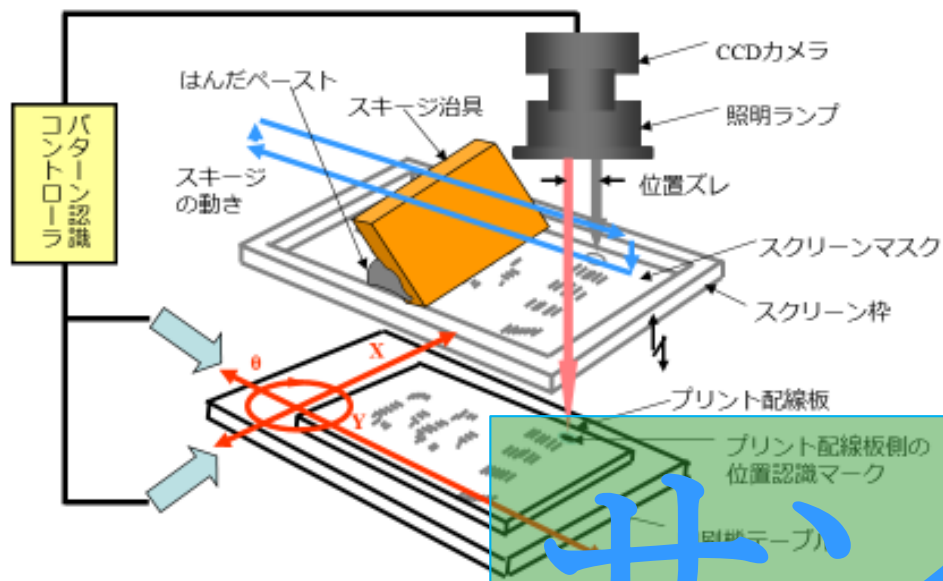
今後は、より放熱性の良いパッケージが要求される。



上図は、放熱機能を高めた半導体パッケージの構造の例である。
 ①は半導体チップ下に熱伝導性の良い材料（銅系統の材料）でできたヒートスプレッド（放熱板）をモールド樹脂内に取め、熱伝導性の良い接着剤で半導体チップまたはリードフレームのダイパッド部と接着し、パッケージ内の熱伝導性を高めたパッケージの例である。
 ②はヒートスプレッド（放熱板）をパッケージ下面に露出させ、さらに放熱性を高めたパッケージの例である。
 ③はヒートスプレッドをパッケージ上面に露出させ、ヒートスプレッドにさらにヒートシンク（放熱面積を高めた放熱ブロック）を熱伝導性の高い接着剤で接着し放熱性を高めたパッケージの例である。このタイプは必要に応じて、ヒートシンク部に送風ファンで強制的に風を送り、空冷効果を高めることも出来る。
 ④はBGA (Ball Grid Array)（詳細は後述する）の放熱性を高めたパッケージの例である。半導体チップ下面部のインターポーザに穴（ビア）を設けその穴に熱伝導性の良い銅系のペースト材を埋め込んで放熱性を高めている。

これらの例以外でも、放熱性を高めるための工夫がなされた半導体パッケージが開発されている。

1-7. はんだスクリーン印刷



上図は、はんだスクリーン印刷の概略の図である。
はんだ印刷はスクリーン印刷機によって行われる。
自動機と半自動機および手動機があるが
通常は自動機が用いられる。

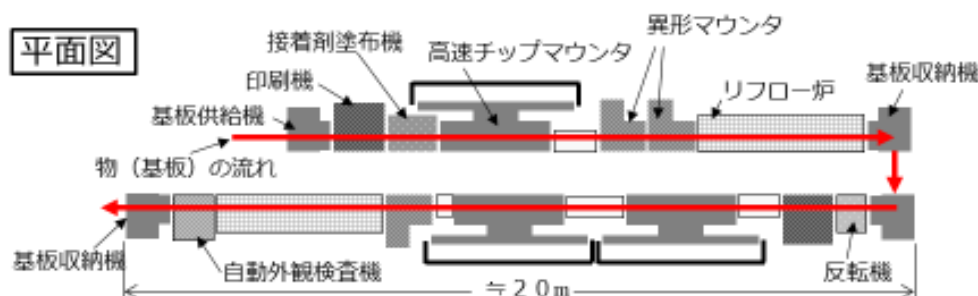
- 印刷対象のプリント配線基板の配線パターンのはんだ接続部に合致した箇所に開口部を有するマスクが用意され、スクリーン印刷機のマスク設置部にセットされる。
 - 印刷対象の基板がテーブルに設置されると、マスクの開口部と基板の接続部（パッド）は、お互いに有する位置認識マークを通じてパターン認識技術で自動的に位置合わせが行われる。
 - マスクが下降し基板に接触すると、マスク上に供給された「はんだペースト」をスキージ治具がマスク面をこすって移動して、はんだペーストをマスクの開口部から押し出し、基板のパッド部に印刷する。
 - 印刷が終了するとマスクは上昇し基板から離れる。
 - その後、印刷済みの基板は次工程のマウンタラインに移動し、スクリーン印刷機のテーブルに次の印刷前の基板が供給されてくる。この動きを繰り返し、順次、基板に「はんだペースト」を印刷していく。
- はんだペーストはその使用状況により随時供給を行う。

1-12. 実装ライン レイアウト例

【ノートパソコン、携帯電話の生産例】

大量生産型マウンタライン

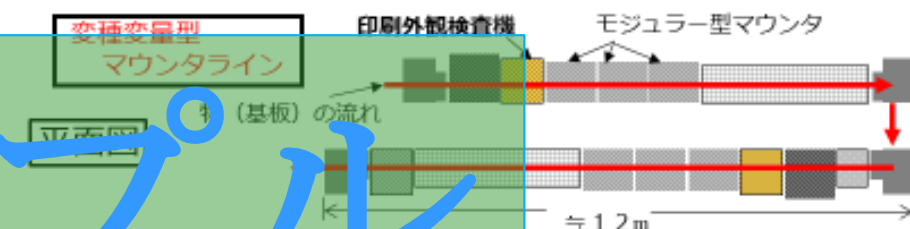
平面図



変種変量型

マウンタライン

平面図



上図は、あるメーカーの表面実装法、はんだ印刷方式、リフロー法実装ラインの量産ラインのLAYOUT図である。

生産品目はノートパソコンや携帯電話で、アナログ時代の大量生産型のマウンタラインとデジタル時代の変種変量マウンタラインを比較して示している。どちらも両面実装ラインである。

大量生産型ラインは大型の高速チップマウンタ（ロータリーマウンタ）が主力であり、アナログ時代のチップ抵抗、コンデンサ類の部品が多いための対応である。全長で約3.5mあり、高速チップマウンタも大型で設備の移動は簡単にはできない。

一方、変種変量型マウンタラインは、モジュラー型マウンタが主力で複数台の連結が目立つ。デジタル時代になりチップ抵抗、コンデンサ類の減少により高速チップマウンタの採用は無くなっている。

全長も約2.0mでライン長は半分近くに短縮され、生産場所の床面積の縮小の効果も大きい。モジュラー型マウンタは比較的軽量であるためラインスタッフや作業員により移動が可能である。

（次ページへ続く）