

図解半導体用語集

2022年版

【制作・監修】

サクセスインターナショナル株式会社

GNC

グローバルネット株式会社

目次

第1章 一般知識

1-1. 半導体業界 目次	2
1-1-1. 半導体業界	3 上
1-1-2. SEMI	3 下
1-1-3. セミコンショー	4 上
1-1-4. JEITA	4 下
1-1-5. SEAJ	5 上
1-1-6. NEDIA	5 下
1-1-7. SSIS	6 上
1-1-8. ファブレス	6 下
1-1-9. ファウンドリ	7 上
1-1-10. OSAT	7 下
1-1-11. IDM	8 上
1-1-12. EDA ベンダー	8 下
1-1-13. IP プロバイダ	9 上
1-1-14. IMEC	9 下
1-1-15. ISSCC	10 上
1-1-16. ムーアの法則	10 下
1-1-17. ロードマップ	11 上
1-1-18. シリコンバレー	11 下
1-1-19. デファクトスタンダード	12 上
1-1-20. シリコンサイクル	12 下
1-1-21. ミニマルファブ	13 上
1-2. 基礎 目次	14
1-2-1. 半導体	15 上
1-2-2. シリコン	15 下
1-2-3. 電子	16 上
1-2-4. 正孔	16 下
1-2-5. 真性半導体	17 上
1-2-6. N 型半導体と P 型半導体	17 下
1-2-7. 移動度	18 上
1-2-8. バンド理論	18 下
1-2-9. 価電子帯	19 上
1-2-10. 伝導帯	19 下
1-2-11. 禁止帯	20 上
1-2-12. ドナーとアクセプタ (1)	20 下
1-2-13. ドナーとアクセプタ (2)	21 上
1-2-14. 接合	21 下
1-2-15. 再接合	22 上



第 1 章

一般知識

General knowledge

1-1. 半導体業界 目次

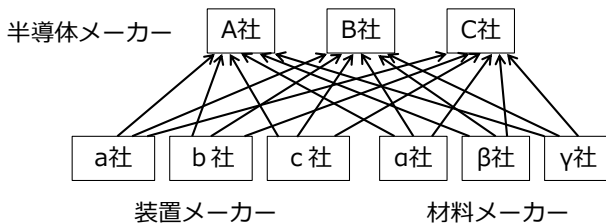
用語	ページ	位置
半導体業界	3	上
SEMI		下
セミコンショー	4	上
JEITA		下
SEAJ	5	上
NEDIA		下
SSIS	6	上
ファブレス		下
ファウンドリ	7	上
OSAT		下
IDM	8	上
EDAベンダー		下
IPプロバイダ	9	上
IMEC		下
ISSCC	10	上
ムーアの法則		下
ロードマップ	11	上
シリコンバレー		下
デファクトスタンダード	12	上
シリコンサイクル		下
ミニマルファブ	13	上

半導体業界

1947年、ベル研究所でトランジスタが発明され、これが半導体業界の出発点となった。その後、多数のトランジスタを1チップに並べた集積回路（IC、LSI）になり、あらゆる電子機器に組み込まれるようになった。

事業規模も全世界で50兆円をはるかに超え、将来は100兆円などと言う声も聞こえる状況である。

半導体業界の大きな特徴として、製造装置や材料は、下図のように全て専業メーカーから購入している。どの半導体メーカーも同じ装置を使い、同じ材料を用いているわけで、商品企画、デバイスの設計力、装置の使いこなしの巧拙で差が生じるわけである。



SEMI

Semiconductor Equipment and Materials Institute

半導体・FPD・MEMS、太陽光発電、ナノテクノロジー等の分野の製造に関する国際工業会としてサービスを提供する団体。日本、アジア、アメリカ、ヨーロッパの主要拠点12カ所にオフィスを構える。

既に40年以上にわたり活動を続けており、その活動を支える会員企業は全世界に2,000社を超える。活動は、セミコン・ジャパンなどの展示会だけでなく、国際スタンダードの設定、セミナーやシンポジウムの開催、市場統計・市場調査資料の頒布、環境保護や安全衛生に関する啓蒙活動など多岐にわたっており、これらのサービスや活動を通じ半導体業界全体の健全な発展に寄与している。以下の表に主な活動を示す。

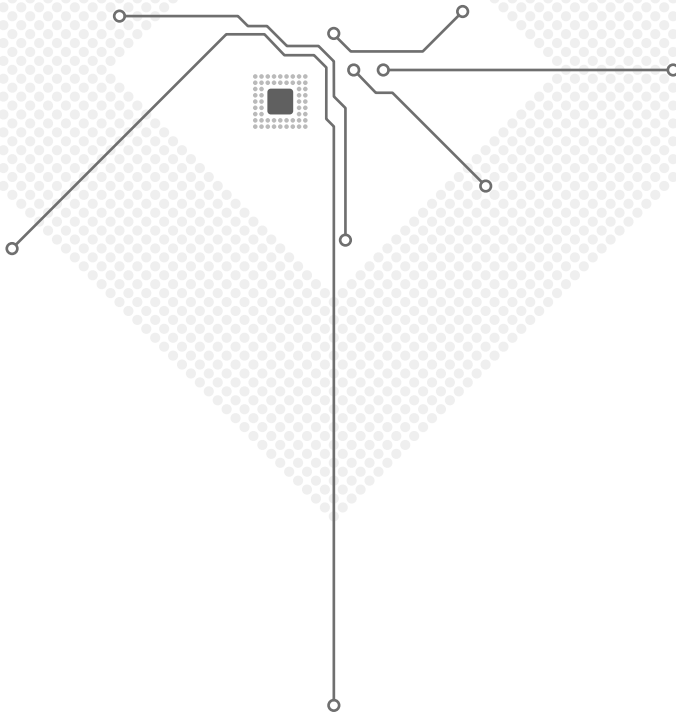
<p>展示会</p> <ul style="list-style-type: none"> ・ SEMICONショー ・ FPDショー ・ P V（太陽光発電）ショー 	<p>イベント活動</p> <ul style="list-style-type: none"> ・ 国際経営者会議の開催 ・ ビジネスプログラム ・ スタンダード関連プログラム
<p>半導体業界支援活動</p> <ul style="list-style-type: none"> ・ 市場統計・調査 ・ 環境安全活動、4人材育成 	<p>出版活動</p> <ul style="list-style-type: none"> ・ セミスタンダード ・ 市場調査・統計レポート、機関紙発行



第2章

デバイス・設計技術

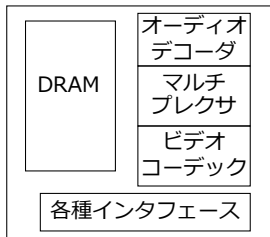
device/design methodology



2-1. システム LSI 目次

用語	ページ	位置	用語	ページ	位置
システムLSI	29	上	セットアップ、ホールド時間	46	下
システムレベル設計		下	LSIのレイアウト		47
システムレベル記述言語	30	上	フロアプラン	48	
ASSP		下	自動配置		上
ASIC	31	上	自動配線	49	下
FPGA		下	レイアウト検証		上
ロジックLSI	32	上	DRC	50	下
CPU、MPU		下	LVS		上
マイコン、MCU	33	上	ERC	51	下
DSP		下	製造性考慮設計 DFM		上
GPU	34	上	DFT	52	下
論理回路の基本ゲート		下	故障シミュレーション		上
真理値表	35	上	BIST	53	下
組み合わせ回路と順序回路		下	ES		上
全加算器と半加算器	36	上	LSIの機能試験	54	下
演算能力		下	コアテスト		上
CMOSの基本ゲート	37	上	スキャンテスト	55	下
Dラッチ		下	ローパワー化設計		上
Dフリップフロップ	38	上	クロックゲート	56	下
シフトレジスタ		下	パワーゲート		上
ブロック・ダイアグラム	39	上	DVFS、AVFS	57	下
RTL		下	MTCMOS、VTCMOS		上
HDL	40	上	電源検証	58	下
セルライブラリ		下	パワーフォーマット		上
セル特性抽出	41	上	STA	59	下
IP		下	寄生素子抽出		上
メモリーIP	42	上	サインオフと基準	60	下
プロセッサIP		下	データセンター		上
その他IP	43	上	エッジコンピューティング	61	下
論理合成		下	ニューラルネットワーク		上
論理シミュレータ	44	上	ディープラーニング	62	下
論理検証		下	量子コンピュータ		上
形式的論理検証	45	上	論理bitと量子bit	63	下
クロック配線		下	量子暗号		上
タイミングチャート	46	上			

システムLSI



携帯電話用MPEG対応システムLSI

システムLSIの定義は明確ではない。組み込みシステム（コンピュータを組み込んだシステム）の中核をなすLSIまたはシステム（サブシステム）を構成できるLSIを指す。上図は携帯電話用システムLSIの構成例である。

システムLSI： System LSI

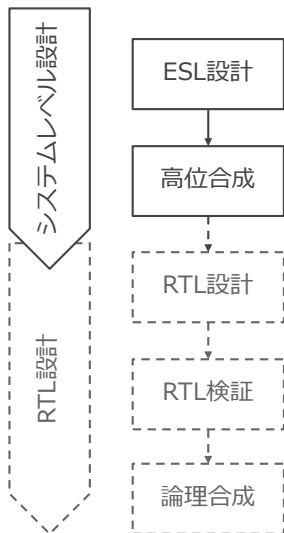
マルチコア（MPU、メモリー、ロジックまたはアナログ）を持つ1チップLSI。

システムまたはサブシステムの主機能を司るLSIである。応用はデジタル家電、パソコン及び周辺機器、通信用、車載用などがある。LSIの集積度向上に伴い、従来の複数チップが1チップ化される過程が繰り返され発展してきた。

特徴的にはメモリー混載であり、更に後でプログラム変更も可能なようにフラッシュメモリーや大容量DRAM混載が行われる。設計は複雑、困難でSoC(System on a Chip)と呼ばれる。これに対してSiP (System in a Package)、

すなわち複数チップを1Packageに収める手法も近年伸びている。

システムレベル設計



* ESL： Electronic System Level Design

システムレベル設計： System Level Design

電気製品トップレベルの設計の事を指す。かつてはLSIを複数個、ボード上で接続し所望の製品に仕上げていた。しかしLSIの素子数が増えるにつれ、複数のLSIが1つに集約されて、LSI自体がかつてのボードに相当するシステムLSIの時代になった。今ではLSIの設計とシステムレベル設計との境界は無くなっている。

このレベルの設計においては、機能を複数のブロックに分割し、夫々をハード、ソフトいずれで実現するかを決め、またハードをデジタル/アナログどちらにするかも決める。左図で示すように、ESL設計はRTL(該当項参照)設計の上位に当たるシステムレベル設計に相当する。RTLの生成には高位合成を用いる。

このシステムレベル設計にはシステムレベル記述言語（次頁に詳細）を用いる。この言語を用いることで、システム全体をハードとソフトの区別なく、ソフトと同等の抽象度で記述することが可能になる。次頁で、現在用いられている代表的なシステムレベル記述言語3種を紹介する。