

第10回 CMOS LSIのプロセス⑥

厚木エレクトロニクス 代表
サクセス インターナショナル 取締役
加藤俊夫

ベル研究所でトランジスタが発明されて、ちょうど60年が経ちました。ソニーがトランジスタラジオでエレクトロニクスの門を開き、IntelとMicrosoftによるPC文明が我々の生活を一変させました。60年経った半導体業界は、成熟するどころか、まだまだ技術革新は大変な勢いで進み、売上高も右肩上がりです。私は半導体業界に50年近くも関係してきましたが、こんな面白い仕事を続けさせて頂いたことに感謝するとともに、自分の持てる力の限り業界の皆様に恩返ししたいと思っています。

さて、ご挨拶はこれぐらいで、今月はパッケージ工程をみていきましょう。

パッケージ工程

ウェーハを扱う工程が「前工程」に対して、チップをパッケージに封じる工程を「後工程」「組立工程」「パッ

ケージ工程」などと呼んでいます。概略の手順を図1に示します。

1. 裏面研削

前工程では、取り扱い中にウェーハが割れないように厚いウェーハを用います。例えば、300mm径のウェーハでは、 $775 \pm 25 \mu\text{m}$ と決められています。この厚さのままダイシングしても性能上は差し支えないのですが、通常は $300 \mu\text{m}$ 程度まで薄くします。薄くするのに以前勉強したCMPのような研磨では、研磨速度が遅くて実用になりません。そこで、ダイヤモンドが刃先についたダイスで削る「研削」が用いられます。ウェーハを機械的に削るわけですから、結晶に $20 \mu\text{m}$ ぐらいのダメージが入ると言われています。 $300 \mu\text{m}$ 厚に仕上げれば裏面にダメージがあっても表面のトランジスタ特性には影響しません。最近、極薄チップが用いられる場合が増えてきましたが、 $50 \mu\text{m}$ 厚以下になると若干トランジスタ特性に影響が出ていと言われています。

2. ダイシング (Dicing)

薄い円盤状のホイールの周辺にダイヤモンドの粒子を塗布したダイシング・ホイールで、水を掛けながら図2のようにウェーハを切断します。切りシロは、なるべく少なくしたいのでホイールは薄い方が望ましいが、あまり薄いとブレますので、中心部を金具で押さえてブレを少なくしています。切り代は $20 \mu\text{m}$ 程度です。最近、切り代が $10 \mu\text{m}$ という技術が発表さ

標準的なICの組立工程のプロセス・フローは下の通りです。

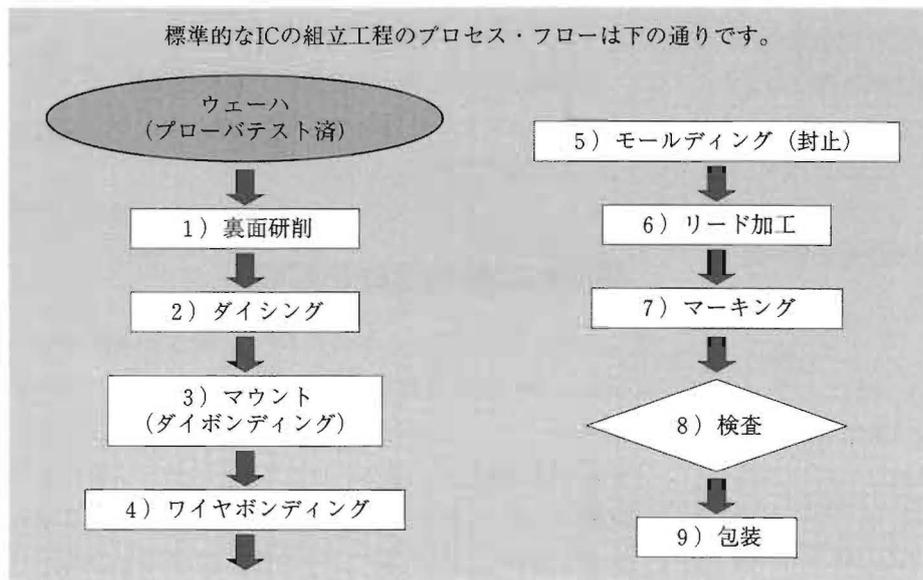


図1 パッケージ工程のプロセス・フロー

れています。また、レーザによるカッティングも注目されています。普通にレーザカットすると、溶けたSi層が飛び散ってダストの原因となりますから、流水中でレーザカットするとか、ウェーハを溶かすのではなく欠陥を発生させて割る方法など工夫が必要です。実際の生産では、ダイヤモンド・ホイールによるダイシングが一般的です。裏面研削とダイシングの様子を図3の写真に示します。

3. ダイボンディング (Die Bonding)

ウェーハのプロパ工程で、チップの電気特性の良否が確認されていますから、合格チップのみを、図4のようにコレットで真空吸着して取り出します。リードフレームにはAgペーストが塗布されており、チップをスクラブ (Scrub : こすること) して接着します。その後、150~300℃でAgペーストをキュアさせてチップを固着させます。

4. ワイヤボンディング (Wire Bonding)

チップの電極パッドと、リードフレームの外部電極 (ポスト部) を金線をつなぐのを、ワイヤボンディング工程と言っています。その状況を図5に示します。金線は、25 μm程度の直径です。手順を説明すると、①図5のように金線の先端はボール状に加工され、キャピラリを通してチップに接着される。キャピラリに超音波振動を与え、電極パッド (通常はアルミニウム) 表面の酸化物を破壊して金属間接着を行う、②次にキャピラリをリードフレーム側に移動させ、ポスト部に接着する、③次に図5のように電気トーチから放電により金線の先端を



図3 ディスコ提供による写真

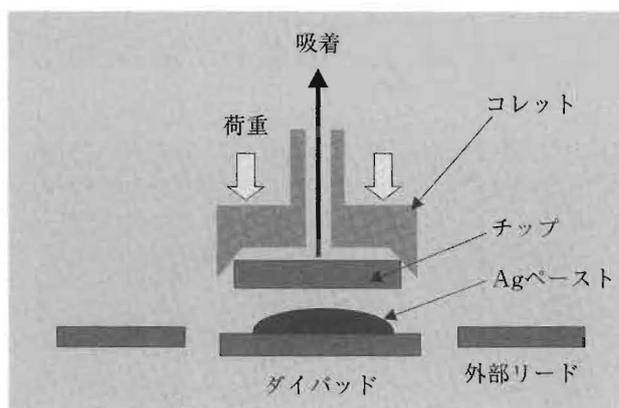


図4 ダイボンドの様子

溶解して金ボールを作る。この①②③を繰り返す。ボンディングの本数はICの種類によって千差万別で、10本から1000本までであるが、メモリなどは数十本で、チップ上の全電極パッドを順次結線します。ボンディングの1サイクルは、0.1秒以下が普通になっており非常に高速で、まさに目にも止まらぬ早業です。以上のボンディングは、150~300℃に加温されており、加熱超音波法ですが、加熱だけや超音波だけのボンディングもあります。

以上の説明を、もう少し分かりやすく図6と図7に示します。リードフレームの中心部のダイパッドにチップが載っており、チップの周辺部に電極パッドが配置されて、こことリードフレームを金線で結んでいます。リードフレームのリード端子は、ぶらぶらして変形するのを防ぐため、タイバーで互いに結合されています。パッケージ工程が終わる時、リード長さを揃えるカットを行います。その時タイバーもカットします。

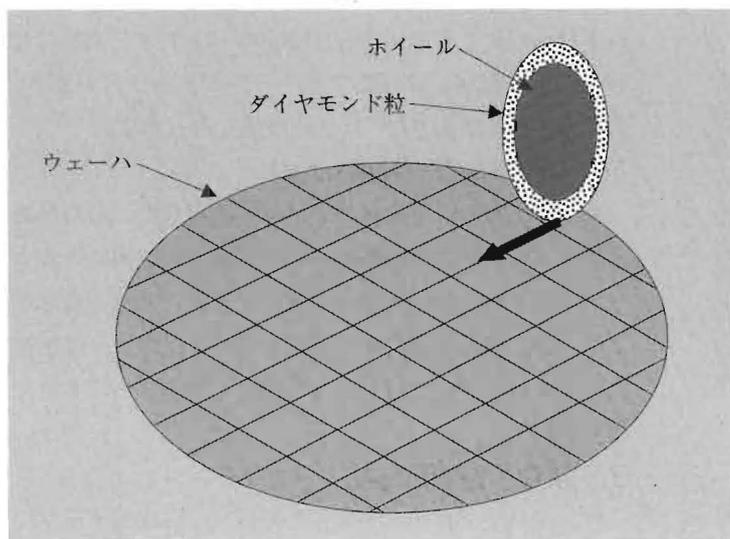


図2 ダイシング

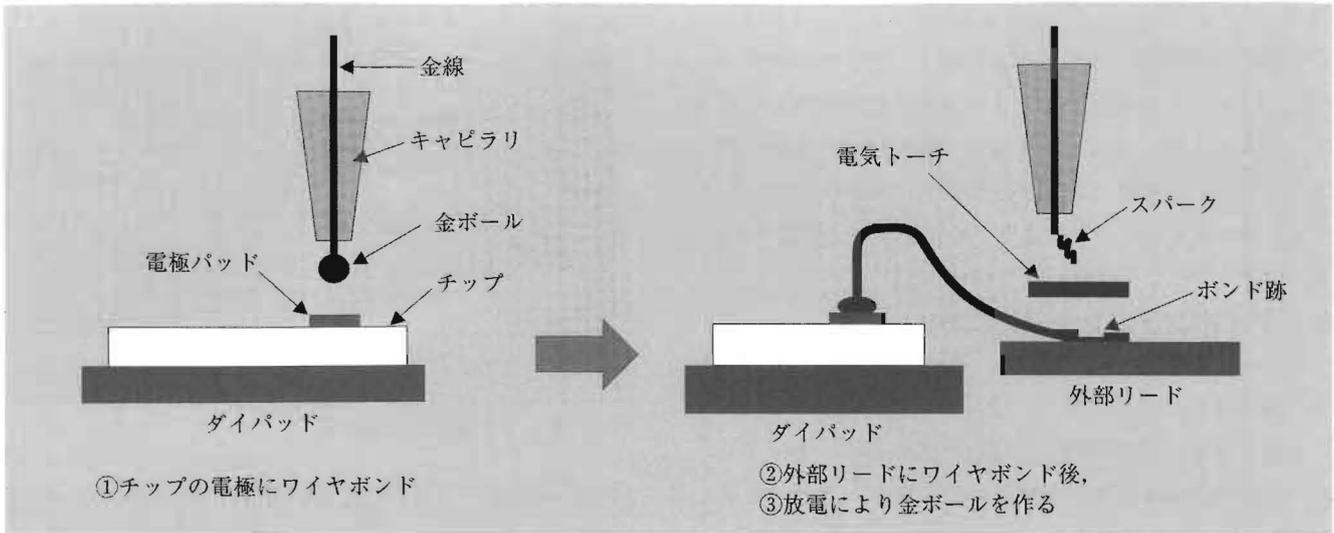


図5 ワイヤボンドの説明図

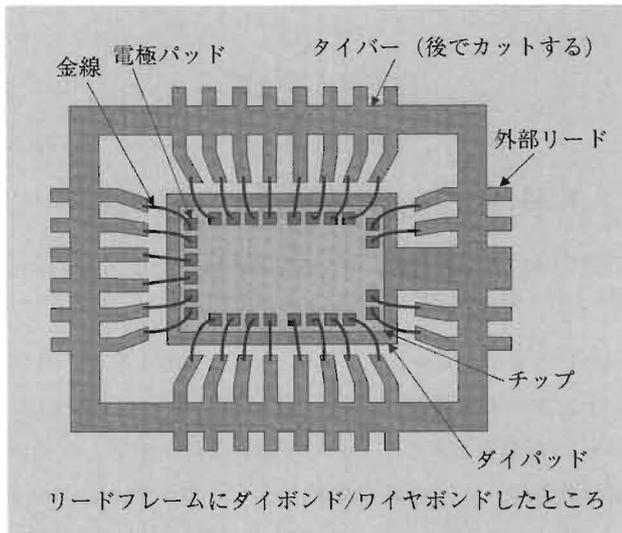


図6 ワイヤボンド済みパッケージを上から見たところ

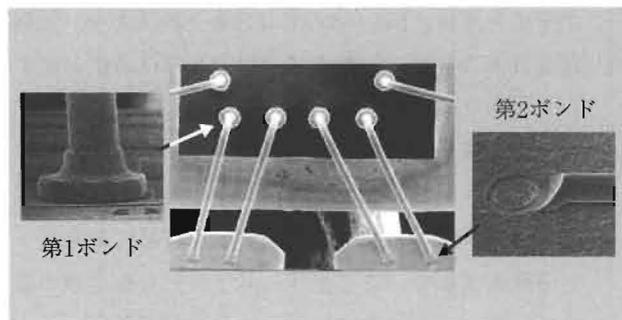


図7 ワイヤボンドの形状。K&Sカタログより

5. モールドイング (Molding)

モールド封止工程は、半導体チップや金線を外部からの応力、湿気や汚染物質から守るために、モールド樹脂

を用いて固める工程です。トランスファモールド法を用い、樹脂は主に熱硬化性のエポキシ系樹脂が用いられています。上下の金型を使って樹脂を注入するのは、図8を見て頂ければ了解されるでしょう。実際には、金線が流れてくる樹脂で変形してはならないし、金型を取る時の離型性などが重要となります。

モールド封止では、金型の微細な隙間から樹脂がはみ出してバリが発生します。バリを取るために、数百 kg/cm² の高圧水をノズルから噴射する方法が用いられています。

6. リード加工

樹脂封止後も、パッケージを個々に分割すると同時に、外部端子リードを連結保持しているタイバーを切り落とし、リードも長さを揃えてカッティングします。外部リードは、実装しやすいように所定のパッケージ形状に合わせた端子形状に曲げるフォーミング工程を行います。図9にリードの曲げ方の代表的な例を示します。

7. マーキング (Marking)

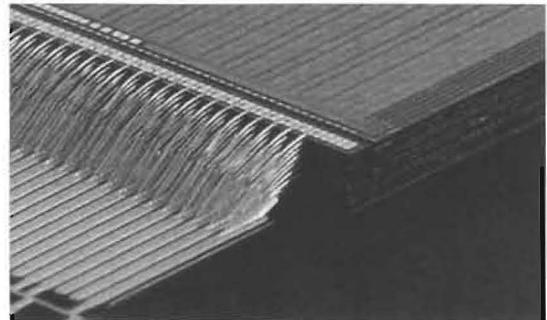
マーク工程は、半導体パッケージの表面に、その半導体のメーカー名、製品名や、ロット番号が識別できるようにインクやレーザを用いて印字します。ロット番号などは、後日製品を使用中に問題が発生した際に、履歴を追跡できるトレーサビリティを明確にするために不可欠です。

8. 検査、信頼性確認

ウェーハでプローバテストを行い、一応良品チップのみを組み立てているので、ほとんど不良は発生しません

＜ちょっと脱線：ムーアの法則はスタックパッケージで継続＞

30年以上も前に、IntelのMoore氏は半導体の集積度は3年で4倍になると言い出しましたが、それ以来ほとんど狂うことなくこの法則通りに集積度が向上してきました。勿論、1個1個のトランジスタの寸法が微細化されたためです。しかし、ここに来て微細化するための多くの障害が出てきて、ムーアの法則を維持するのは困難と言われるようになりました。そこで、3年で4倍が無理なら2倍とし、チップ2枚を重ねれば4倍になるわけで、スタック化が重要なテーマとなりました。その場合、パッケージの高さはあまり変えられないので、チップを薄くする必要がありますが、現在50 μm 程度まで薄くしたチップを4枚ほど重ねるスタック型が一般に用いられるようになりました。スタックにも色々な種類がありますが、最も一般的な方法はワイヤボンディングです。20枚のチップを重ねたエルピーダメモリの例を右に示します。



30 μm チップを20枚積層した1.4mm厚のパッケージ

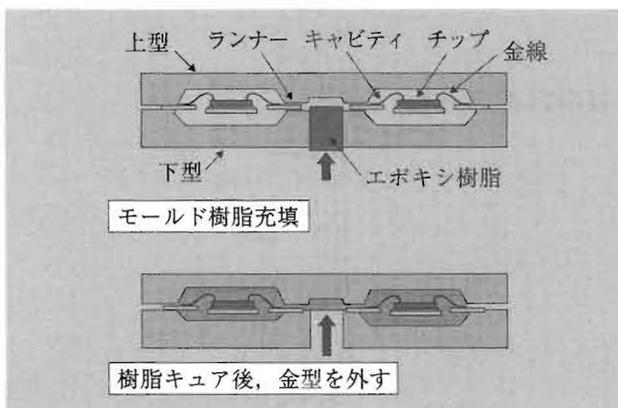


図8 熱硬化性エポキシ樹脂でモールドする

が、まれには検査漏れや組み立て中に発生する不良があるので、パッケージ後に電気特性の検査を行い、また外観検査も行います。顧客に渡ってから不良が発生するのは特に困るので、壊れやすい製品を予めスクリーニングしておく必要があります。また生産したロットの壊れやすさの概略のレベルをチェックしておく必要があります。これらについては、後に詳しく勉強することにします。

9. 梱包 (Packing)

梱包には、①トレーに並べる方法、②マガジンに並べる方法、③テープに接着して巻き取る方法などが行われていますが、いずれも乾燥剤を同梱して出荷します。モールド材のエポキシ樹脂はある程度の吸湿性があり、実装ではんだ付けする時の高い温度で水分が沸騰して樹脂を破壊する場合があります。特に、公害対策のため鉛フ

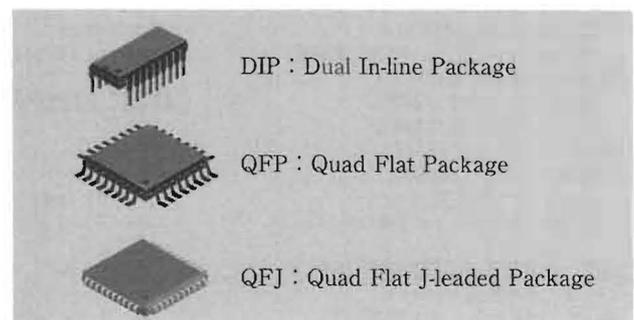


図9 パッケージのリードの曲げ方

リー実装が必要になり、はんだの温度がこれまでより高温になってきたので、吸湿性対策は極めて重要で樹脂によりランク付けがなされています。ランクによって、梱包を解いてからはんだ付けするまでの放置時間が設定されていたり、はんだ付けする直前に高温ベーキングして水分を飛ばすことを要求している場合もあります。

以上、今月はパッケージ工程を調べました。一応、樹脂封止パッケージを説明しましたが、この他にセラミックや金属で封じたパッケージや、チップにバンプと呼ばれる突起を設けてこれを電極としたBGA (Ball Grid Array) や、ダイシングする前にウェーハ状でパッケージしてしまうWLP (Wafer Level Package) など、色々な変り種が出現して多にバラエティに富んだ業界になってきました。

これで一通りLSIを作るプロセスは終了しましたので、来月からはデバイスについて勉強しましょう。