

第24回 半導体産業の将来と他産業への波及効果

厚木エレクトロニクス 代表
サクセス インターナショナル 取締役
加藤俊夫

2年間にわたり本講座をご愛読いただきありがとうございます。今月をもって一応の区切りとさせていただきます。最後の締めくくりに半導体産業について書いてみます。

ムーアの法則とスケーリング則

皆様は、「ムーアの法則」をお聞きになったことがあると思います。70年頃にIntelがDRAMの生産を始めた頃、1KビットのDRAMが3年後には4Kビットに、6年後には16Kビットに、9年後には64Kビットというように3年を1世代として4倍の集積度になるという意見を発表しました。それが法則と呼ばれるまでに正しいことが、これまでの歴史で証明されてきました。大雑把なグラフで描けば図1のようになり、縦軸は4桁単位ですから今更ながら驚きです。こんな産業は他にはありえないでしょう。では何故このような急激な集積度の向上ができたのかというと、トランジスタの微細化が最も大きな要因で、同じ大きさのチップに沢山詰込めるからです。

半導体技術ロードマップ

皆さんはITRSのことをご存知でしょうか。International Technology Roadmap for Semiconductorの略で、世界中の半導体技術の権威者が集まって先々の技術動向を予測するものです。インターネットでITRSを引けばどなたでも見ることができます。LSIの設計、デバイス、プロセスから、安全や環境問題まで半導体に関する多方面の技術が取り上げられています。数百ページの英文で記述されていますから、全部読んで分かる人はほとんどいないでしょう。ただ、ご自分の関係している分野だけは、目を通しておかれることをお勧めします。ここでは、半

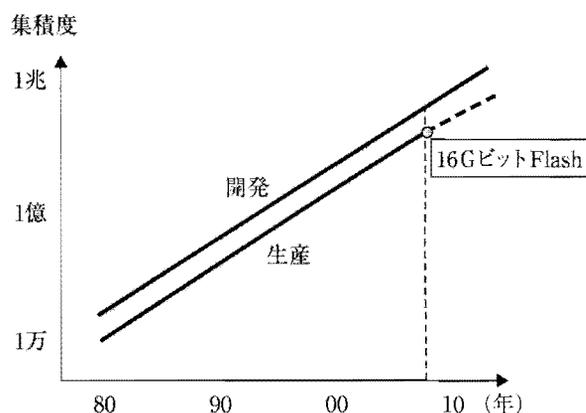


図1 メモリの集積度の変遷

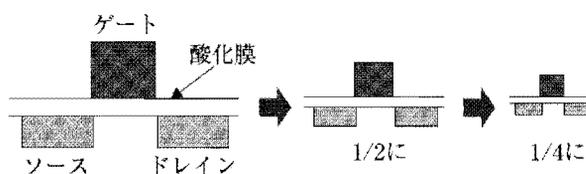


図2 MOS LSIの比例縮小則

導体技術の代表として、MOS LSIの微細化動向を取り上げてみます。

MOS LSIの微細化

IBMのDennard氏が、Scaling Rule（比例縮小則と呼ばれています）を発表し、これが今日まで微細化競争の原点となりました。図2のように、MOSトランジスタを

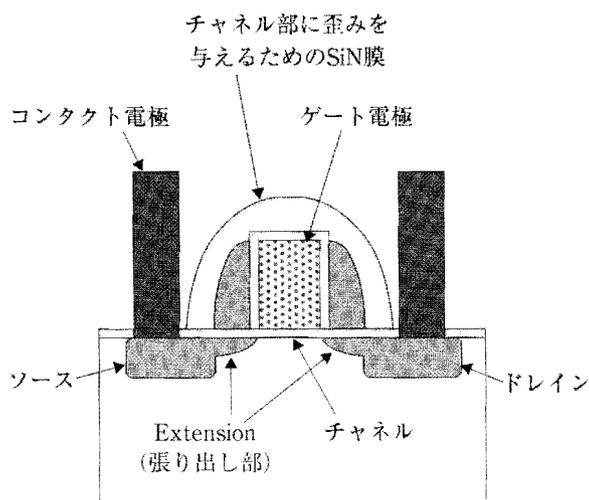


図3 ナノメータ時代のMOS構造の一例

どんどん縮小し、 $1/k$ に縮小すると、同一面積のチップに詰め込まれる集積度は k^2 倍になり、動作速度は k 倍、消費電力は $1/k^2$ に小さくなるというもので、微細化して悪くなるファクタはまったくありません。そこで、40年近く前にはゲート電極が $30\mu\text{m}$ もあったのが、現在では 30nm にもなって、 $1/1000$ に微細化されてきたわけです。ところが、ナノメータ時代になって、良いことばかりではなく色々な欠点が出てきました。その結果、MOSの構造は、図3のように変わってきました。

以下はちょっと難しい話になりますが、なるべく簡単に最先端LSIについて説明します。

横方向のパターン微細化は進みますが、縦方向も同じ割合いで縮小するのは難しく、図3のようにソースとドレインに張り出し部分(Extensionと呼ばれます)を設けています。これは、ゲートからの電界が及び難いチャンネルの中の方で起こる短チャンネル効果を防ぐためです。

ゲート酸化膜は、極端に薄くなり、ついにトンネル電流がながれて絶縁物ではなくなってしまいます。図4のように薄いと雨漏りするように酸化膜中を電子が通り抜けてしまいます。high-k膜と呼ばれる誘電率の高いハフニウム酸化膜などは、厚くてもMOS動作に支障がありませんので用いられるようになりました。

ゲート電極の材料は、従来poly-Siでしたが、poly-Siは半導体的な性質があり、空乏層ができてしまいます。これを防ぐため、金属が用いられます。ただし、poly-Si

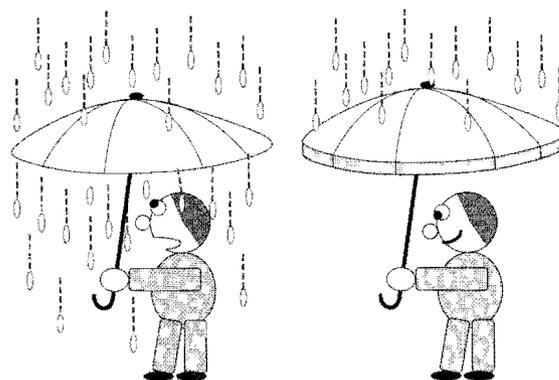


図4 薄い傘だとだだ漏れになるトンネル現象

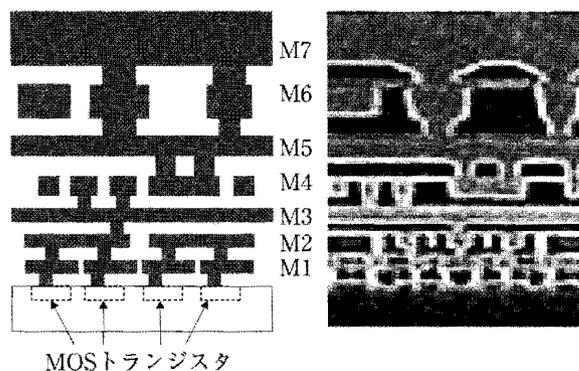


図5 MOS LSI 7層配線の例

をNiまたはCoと反応させたシリサイドが一般的です。次世代の 32nm 時代には色々な金属の組み合わせが話題になっています。

チャンネルの部分のSiに歪みを与えると電子や正孔の移動度が向上しますので、色々なテクニックで歪みを与える工夫がされています。

配線は、トランジスタの数が増えるに従い、層数が増え、10層配線などは普通に使われるようになりました。また、従来Alでしたが、電気抵抗の低いCuに変わりつつあります。配線間の容量を減らすため、誘電率の小さい絶縁物が用いられます。これをlow-k膜と呼んでいます。

このように最近の微細化によるCMOS LSIのプロセスは複雑になり、CMOSが現れた当初は、フォトリソプロセスが6回だったのが、今では35回ぐらいが当たり前となり、TAT (Turn Around Time) も3か月を要するようにな

1848年、サンフランシスコの近くで金鉱が発見され、ゴールドラッシュが始まりました。現在もその末裔達がエレクトロニクスの金鉱目指してベンチャー企業を興しています。その中心は、サンフランシスコの南にあるパロアルト市からサンノゼ市一帯でシリコンバレー (Silicon Valley) と呼ばれています。バレーといっても日本人が考える谷とは違って、はるか遠くに山が見えるだけです

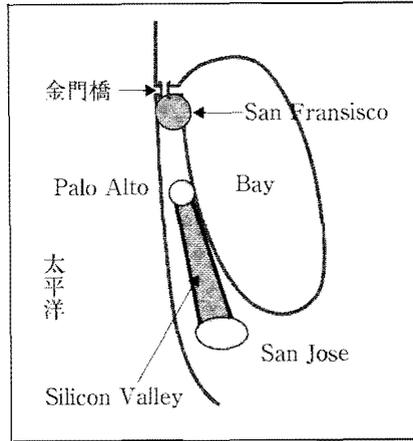


図6 半導体産業の中心シリコンバレー

日本のほとんどの半導体メーカーは、開発、生産、販売まですべて自社で行っています。これをIDM (Integrated Device Manufacturer) と呼びます。ところが、生産機能を持たない開発と販売だけをやっているファブレス (Fabless: 工場を持たないの意) 企業が大きな収益をあげています。主に、アメリカのベンチャー企業で、例えば、QUALCOMM, Broadcom, NVIDIA, SanDisk, ATI Technologies, Marvell Technology, LSI, Xilinx, Altera と並べれば、馴染みのない名前が多いと思います。

図6に、サンフランシスコの南数十kmのところにある半導体関連企業が多く集まるシリコンバレーの地図を示します。ここでは、ファブレスベンチャー企業が次々に勃興を繰り返しており、世界の半導体業界の中心といっても過言ではないでしょう。ファブレスなら生産はどうする？ これは台湾を中心に興ったファンドリ企業に依頼しています。ファンドリ企業は、多くの企業から生産を受注しますから大きな投資を行うことができ、量産効果上がる仕組みです。このようにして、

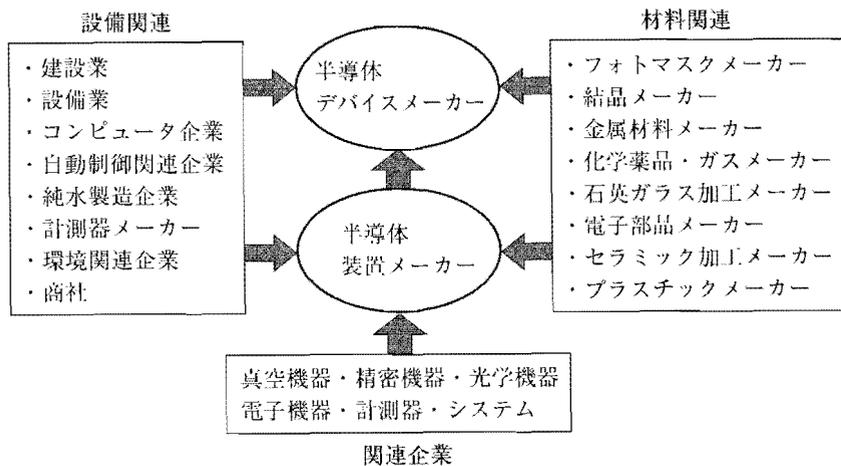


図7 半導体産業は多くの産業に支えられている

ってきました。

業界構造

話はまったく変わりますが、半導体業界を取り巻く状況など少し触れてみましょう。

最近「日本の半導体が復活するには」という声がよく聞かれますが、80年代には日本の半導体業界の売り上げは全世界の50%にもなっていたのです。現在は、20~25%ぐらいですから、凋落したという感じで復活が叫ばれています。ただし、筆者は現在程度の売り上げなら結構ではないかと思っています。むしろ、業界構造が現状で良いかどうかを考えるべきでしょう。現在、成功しているといわれるのは、ファブレスベンチャー企業です。

日本の大手半導体企業が、ファブレスファンドリの前に劣勢に立たされています。

一方、半導体の生産には装置と材料が必要です。筆者が半導体の研究を始めた頃は、自分で装置を考えて製作しましたが、現在の半導体メーカーは自社で装置を製作するのは極めて例外で、一般には装置メーカーから購入します。装置業界では、日本の実力が高く、売り上げシェアでは、日本40%、アメリカ40%、ヨーロッパ10%、その他10%程度になっています。Turn keyというのは、装置を買って据付けてキーを回せば生産ができるという意味です。半導体装置はそれほど簡単ではありませんが、それに近くなってきて、誰でもお金を出して装置を買えばLSIが生産できるようになってきました。そこで、韓

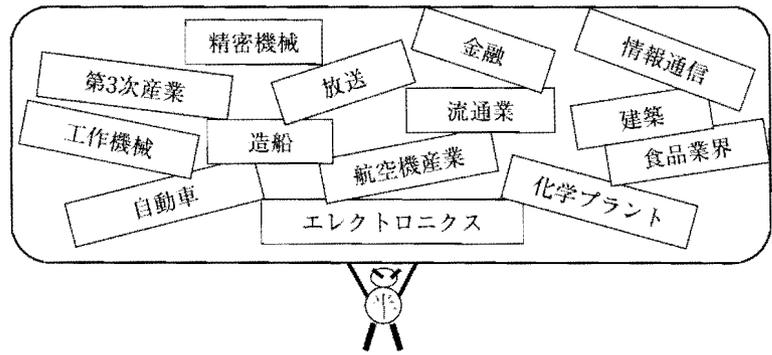
国、台湾企業がメモリなどに大投資して売り上げを伸ばしています。これも日本の半導体メーカーの売り上げが減少した原因になっています。

一方、非常に強いのは材料業界です。Si結晶、フォトレジストなどの最も重要な材料は、80%近く日本の企業が生産しています。これらの素材産業は、何十年という技術の蓄積がなくてはできませんので、日本の大手化学会社などが健闘しています。

他産業への波及効果

半導体の特徴付けるのは、何といたっても微細加工です。この応用はまずマイクロマシンで始まりました。最近ではMEMS (Micro Electro Mechanical System) と呼ばれていますが、自動車のエアバックを開くための衝突を感知する加速度センサなどに大量に生産されています。最近では携帯電話のマイクロフォンもSiで作られるようになってきました。これらの生産には、フォトプロセス、CVD、Plasma Etchingなど、半導体でお馴染みの技術や装置が活用されています。次いで、LCDパネルの生産にも半導体技術が応用されました。いまや、TV受像機もFPDとなり大きな産業になりました。これらの生産には、プロセス原理は半導体技術ですが、装置は大型のガラス基板に対応したものが用いられています。最近話題の太陽光発電にも、半導体技術が使われています。太陽光発電には、色々な種類がありますが、結晶Siを用いた素子では、従来のLSIで使われていたカットニングや熱処理などが、薄膜Si素子ではLCDプロセスに近い装置が用いられています。バイオテクノロジーでは、蚊に刺された程度の血液で体調を管理する技術、遺伝子情報を速やかに調べる技術、体内の必要個所に薬を届けるDDS (Drug Delivery System) など、MEMSの一種といえるかも知れませんが、微細加工技術の応用が始まっています。

以上は、半導体のプロセスの応用という点から見てきましたが、半導体産業が存在する意味は、それだけではありません。図8に示しましたように、あらゆる産業の



半導体業界自身の売り上げは、GDPの1%ですが、半導体無しにはどの産業も成り立ちません。産業界の進歩は、半導体が握っています。半導体産業は「産業界の血液であり神経」と呼びたいと思います

図8 全産業を支える半導体

表1 CMOS LSI微細化の予定

出所) ITRS 2007

Year of Production	08	10	12	14	16	18	20
DRAM Metal-1 1/2 pitch (nm)	57	45	36	28	22	18	14
Flash poly-Si 1/2 pitch (nm)	45	36	28	23	18	14	11
MPU Physical Gate Length (nm)	23	18	14	11	9	7	5.6

中に入り込んでいて、半導体なしには世の中が成り立たないようにになっています。それだけに、半導体産業の健全な発展が望まれます。

半導体の将来

CMOS LSIの微細化はますます進んで、ITRSロードマップでは表1のようになっていきます。この表のYearは開発ではなく生産が開始される年で、DRAM Metal 1/2 pitchとは、DRAMの第1層配線の1ピッチの1/2の寸法、Flash Memoryのpoly-Siの方がピッチは狭くなっています。MPU Physical Gate Lengthとは、MOSのゲート製作の時、フォトレジストの幅よりもエッチングで狭くできますから、できあがりのゲート長はこの表のように非常に小さい値になっています。20年には、5.6nmとは驚きです。このような微細パターンはどのようにして作るのでしょうか？ 現在、研究されているのは、原理的には今と同じフォトレジストによるパターンニングで

＜ちょっと脱線＞ヤーコンともったいないと電子

筆者は10坪ほどの土地を借りて家庭菜園を楽しんでおり、毎年ヤーコンを栽培して喜んでいますが。ヤーコンといってもご存じない方が多いと思います。大根のようなサツマイモのような根を食べる野菜ですが、莖は竹のように中空で人の背丈より高くなり葉は人の手の2倍ぐらい、種は食べる根とは別にピンク色の芽がついています。生食でも煮ても揚げても美味しくいただけます。何に似ていますかと問われると、誰もが知っている野菜に似ているものがなく説明に困ります。「もったいない」という言葉を皆さんはどのように感じますか？ 筆者は子どもの頃、お婆ちゃんから米粒の一つでも残そうものならもったいないと叱られました。このお米を作るのに、お百姓さんがどれぐらい苦労したか考えなさいというわけです。一方、アメリカなど海外へ行くと、ビックリするもったいない場合を体験します。先日など、日本料理店で鳥の唐揚げを頼んだところ、皿に山盛り出され数えたら21個もあり呆れました。もったいないと和英辞典で引くと、wastefulとかunworthyと出ていて、経済的に無駄なものとかつまらん物という意味で、使えるものを無駄にするのはお天道様に申し訳ないといった道徳的な意味はありません。そのようにもったいないという言葉がないからもったいないことをするという説があります。ある概念や行動は、それを表す言葉がないと、人は中々理解できないということです。

さて、我々は電子産業に携わっています。その恩恵を受けている電子とは何でしょうか？ 太陽の周りを惑星が回るように、原子核の周りを回っている粒でしょう。それも正解には違いありません。しかし、電子線回折などの現象もあります。光は波とされていますから、数か所を通過した光が干渉して強め合ったり弱めあったりしますが、電子線も結晶内を通ると干渉現象を起こし、結晶の様子が観察できるので我々の仕事に利用されています。数か所のスリットを1個の電子が通るなどということは、粒と考えると説明がつかみませんね。それどころか、今、電子がどこを通過していますかと問われると場所を決められず、逆に場所を決めるといつ通過したのか時間が決められないという、不確定性原理などという我々一般市民には理解困難なものらしいのです。電子とは、と問われると、ヤーコンやもったいないのように、それを表す言葉がないので説明できないわけです。「シュレディンガーとかハイゼンベルグという人たちが考えた方程式に従うもの」とでもいう他ないのです。従って、本稿の図4に出ていた絶縁物の中を電子が通る現象について、何故かと問われても、ちょっと答えようがありません。

す。ただし、露光する光の波長をパターンに合わせて小さくする必要があり、現在のArFエキシマレーザ（波長は193nm）では不可能で、EUV（Extremely Ultra Violet、波長は13.5nm）が候補となっています。こんな原子の数で数えられるような微細な寸法になっても、現在のMOSと同じような構造だと思いませんか？ 平面状ではなく立体状になっている可能性があり、Fin MOSといわれる構造などが研究されています。

一方、ムーアの法則に従った集積度の向上ではなく、別の面で進歩するのを“More than Moore”と呼び、多くの研究が行われています。例えば、DRAMやフラッシュメモリに代わる不揮発性メモリ、電源の効率をさらに向上するためのパワーデバイス、照明の革命を起こすと期待される白色LEDなどは、比較的身近なテーマです。

MEMSを使ったこれまでにないデバイスも提案され、さらには、カーボンナノチューブや量子デバイスなど次々話題があります。

おわりに

筆者は、50年近くも半導体業界にお世話になりましたが、いまだに発展途上の産業だと思っており、次々出てくる技術に興味がつきません。また、シリコンサイクルと呼ばれる荒波が常に襲ってくる変化に富んだ荒々しい業界ですが、見方によっては人を育ててくれる試練ともいえます。読者の皆様も、この業界に入られて、十分楽しんでいただき、大いに成長されることを祈ります。

24回にわたる連載となりました。お付き合いいただきありがとうございました。